PCT WELTORGANISATION FÜR GEISTIGES EIGENTUM Internationales Büro
INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation 7:

G06F 13/36

(11) Internationale Veröffentlichungsnummer:

WO 00/34876

A1 (43) Internationales

Veröffentlichungsdatum:

15. Juni 2000 (15.06.00)

(21) Internationales Aktenzeichen:

PCT/DE99/03843

- (22) Internationales Anmeldedatum: 1. Dezember 1999 (01.12.99)
- (30) Prioritätsdaten:

198 56 403.1

7. Dezember 1998 (07.12.98)

DE

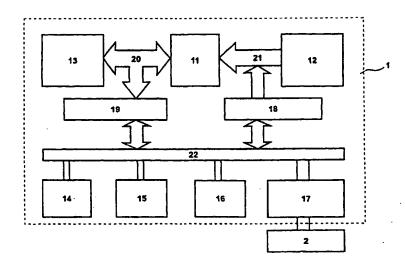
- (71) Anmelder (für alle Bestimmungsstaaten ausser US): INFI-NEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Str. 53, D-81541 München (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): WENZEL, Andreas [DE/DE]; Drachenseestr. 17, D-81373 München (DE).
- (74) Gemeinsamer Vertreter: INFINEON TECHNOLOGIES AG; Zedlitz, Peter, Postfach 22 13 17, D-80503 München (DE).

(81) Bestimmungsstaaten: CN, JP, KR, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

#### Veröffentlicht

Mit internationalem Recherchenbericht. Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist; Veröffentlichung wird wiederholt falls Änderungen eintreffen.

- (54) Title: MULTI-MASTER BUS SYSTEM AND METHOD FOR OPERATING THE SAME
- (54) Bezeichnung: MULTIMASTER-BUSSYSTEM UND VERFAHREN ZUM BETREIBEN DESSELBEN



#### (57) Abstract

The invention relates to a multi-master bus system and to a method for operating the same. The invention is characterized by a default master determination that can be dynamically modified, thereby facilitating an optimum adaptation of the bus system to the respective conditions irrespective of the circumstances. The system comprising the bus system can thus be quickly and efficiently operated in an optimum manner.

### (57) Zusammenfassung

Es werden ein Multimaster-Bussystem und ein Verfahren zum Betreiben desselben beschrieben. Diese zeichnen sich durch eine dynamisch veränderbare Default-Master-Festlegung aus. Dadurch kann das Bussystem unter allen Umständen optimal an die jeweiligen Gegebenheiten angepaßt werden; das das Bussystem enthaltende System läßt sich so optimal schnell und effizient betreiben.

## LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
АT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
ΑU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland		Republik Mazedonien	TR	Türkei
BG	Bulgarien	HU	Ungam	ML	Mali	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MN	Mongolei	UA	Ukraine
BR	Brasilien	IL	Israel	MR	Mauretanien	UG	Uganda
BY	Belarus	IS	Island	MW	Malawi	US	Vereinigte Staaten von
CA	Kanada	IT	Italien	MX	Mexiko		Amerika
CF	Zentralafrikanische Republik	JP	Japan	NE	Niger	UZ	Usbekistan
CG	Kongo	KE	Kenia	NL	Niederlande	VN	Vietnam
CH	Schweiz	KG	Kirgisistan	NO	Norwegen	YU	Jugoslawien
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik	NZ	Neuseeland	zw	Zimbabwe
CM	Kamerun		Korea	PL	Polen		
CN	China	KR	Republik Korea	PT	Portugal		
CU	Kuba	KZ	Kasachstan	RO	Rumānien		
CZ	Tschechische Republik	LC	St. Lucia	RU	Russische Föderation		
DE	Deutschland	LI	Liechtenstein	SD	Sudan		
DK	Dänemark	LK	Sri Lanka	SE	Schweden		
EE	Estland	LR	Liberia	SG	Singapur		
****	Dellain	LR	Diocita	30	Singapui		

1

Beschreibung

Multimaster-Bussystem und Verfahren zum Betreiben desselben

Die vorliegende Erfindung betrifft eine Vorrichtung gemäß dem Oberbegriff der Patentansprüche 1 und 2, d.h. ein Multimaster-Bussystem mit einem Bus und über den Bus verbindbaren Einheiten, wobei eine der Einheiten als Default-Master festlegbar ist, sowie ein Verfahren zum Betreiben eines solchen Multimaster-Bussystems.

Ein Multimaster-Bussystem ist ein Bussystem, bei welchem während des Betriebes abwechselnd verschiedene der am Bus angeschlossenen Einheiten der Bus-Master sein können.

15

20

25

30

flexibel einsetzbar.

Von den Einheiten, die Bus-Master werden können, ist üblicherweise eine als Default-Bus-Master bzw. Default-Master festgelegt; diese Einheit ist immer dann der Bus-Master, wenn keine der andere Einheiten den Bus anfordert (Bus-Master sein möchte).

Solche Multimaster-Bussysteme sind seit langem in vielen verschiedenen Ausführungsformen bekannt und bedürfen keiner näheren Erläuterung. Weil abwechselnd verschiedene Einheiten der Bus-Master sein können, sind Bussysteme dieser Art sehr

Die Erfahrung zeigt jedoch, daß sich selbst so flexibel einsetzbare Bussysteme nicht immer optimal an die jeweiligen Gegebenheiten anpassen lassen.

Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, ein Multimaster-Bussystem und ein Verfahren zu Betreiben desselben zu schaffen, welches es gestattet, das Multimaster-

2

Bussystem unter allen Umständen optimal an die jeweiligen Gegebenheiten anzupassen.

Diese Aufgabe wird erfindungsgemäß durch das im kennzeichnenden Teil des Patentanspruchs 1 beanspruchte Merkmal (Vorrichtung) bzw. durch das im kennzeichnenden Teil des Patentanspruchs 2 beanspruchte Merkmal (Verfahren) gelöst.

Demnach ist vorgesehen,

10

- daß das Multimaster-Bussystem eine dynamisch veränderbare Default-Master-Festlegung gestattet (kennzeichnender Teil des Patentanspruchs 1) bzw.
- daß die Default-Master-Festlegung dynamisch verändert wird (kennzeichnender Teil des Patentanspruchs 2).

Dadurch können während des Betriebes des Bussystems abwechselnd verschiedene der daran angeschlossenen Einheiten als 20 Default-Master festgelegt werden.

Die als Default-Master festgelegte Einheit kann nämlich in der Regel sofort (ohne vorherige Anforderung des Busses), also maximal schnell auf diesen zugreifen.

25

30

Durch eine geeignete Festlegung des Default-Masters bzw. eine geeignete Veränderung der Default-Master-Festlegung läßt sich das Bussystem damit unter allen Umständen optimal an die gegebenen Verhältnisse anpassen; das das Bussystem enthaltende System kann dadurch maximal schnell und effizient arbeiten.

Vorteilhafte Weiterbildungen der Erfindung sind den Unteransprüchen, der folgenden Beschreibung und der Figur entnehmbar.

3

Die Erfindung wird nachfolgend anhand eines Ausführungsbeispiels unter Bezugnahme auf die Figur näher beschrieben.

Die Figur zeigt schematisch den Aufbau des nachfolgend näher beschriebenen Systems.

Das in der Figur gezeigte System ist ein einen Mikrocontroller (oder eine sonstige programmgesteuerte Einheit wie beispielsweise einen Mikroprozessor) enthaltendes System. Es umfaßt einen Mikrocontroller 1, und einen externen Speicher 2.

Der Mikrocontroller 1 umfaßt einen Core 11, einen Befehlsspeicher 12, einen Datenspeicher 13, eine erste Peripherie15 Einheit 14, eine zweite Peripherie-Einheit 15, eine dritte
Peripherie-Einheit 16, einen Buscontroller 17, eine zwischen
einem zweiten Bus 21 und einem dritten Bus 22 vorgesehene
Busprotokoll-Umsetzungseinheit (Instruction Bridge) 18, eine
zwischen einem ersten Bus 20 und dem dritten Bus 22 vorge20 sehene Busprotokoll-Umsetzungseinheit (Data Bridge) 19, den
ersten Bus 20, den zweiten Bus 21, und den dritten Bus 22,
wobei

- der erste Bus 20 den Core 11, den Datenspeicher 13 und die 25 Data Bridge 19 verbindet,
  - der zweite Bus 21 den Core 11, den Befehlsspeicher 12 und die Instruction Bridge 18 verbindet, und
- der dritte Bus 22 die erste Peripherie-Einheit 14, die zweite Peripherie-Einheit 15, die dritte Peripherie-Einheit 16, und den Buscontroller 17, die Instruction Bridge 18, und die Data Bridge 19 verbindet.

4

Der Buscontroller 17 ist der Buscontroller für einen außerhalb des Mikrocontrollers 1 vorgesehenen externen Bus; an
diesen externen Bus ist der externe Speicher 2 (und gegebenenfalls weitere externe Einheiten) angeschlossen.

5

Der externe Speicher 2 ist im betrachteten Beispiel ein externer Daten- und/oder Programmspeicher für den Mikrocontroller 1.

- 10 Vom Core 11 benötigte Befehlsdaten können wahlweise aus dem internen Befehlsspeicher 12 oder über den zweiten Bus 21, die Instruction Bridge 18, den dritten Bus 22 und den Buscontroller 17 aus dem externen Speicher 2 geholt werden.
- 15 Vom Core 11 veranlaßte Datentransfers können wahlweise den internen Datenspeicher 13 oder den externen Speicher 2 als Datenquelle und/oder Datenziel haben; zwischen dem Core 11 und dem externen Speicher 2 zu transferierende Daten werden über den ersten Bus 20, die Data Bridge 19, den dritten Bus 20 und den Buscontroller 17 geleitet.

Der dritte Bus 22 und die über diesen verbundenen Einheiten bilden das vorliegend besonders interessierende Bussystem. Es handelt sich um ein Multimaster-Bussystem und zeichnet sich dadurch aus, daß dynamisch einstellbar ist, welche der über den Bus verbundenen Einheiten der Default-Master sein soll.

D.h., von den über den dritten Bus 22 verbundenen Einheiten (erste Peripherie-Einheit 14, zweite Peripherie-Einheit 15, dritte Peripherie-Einheit 16, Buscontroller 17, Instruction Bridge 18, und Data Bridge 19) können mehrere oder alle Einheiten Bus-Master sein, und es ist während des Betriebes des Bussystems, also dynamisch einstellbar (veränderbar), welche der als Bus-Master verwendbaren Einheiten der Default-35 Master sein soll.

5

Die als Default-Master verwendete Einheit ist Bus-Master, wenn und so lange seitens der über den Bus verbundenen Einheiten keine Busanforderung vorliegt.

5

10

Die Einheit, die zu dem Zeitpunkt, zu dem sie den Bus benötigt, Bus-Master ist, hat den Vorteil, daß sie sofort, also ohne vorherige Busanforderung, den Bus benutzen kann. Eine Einheit, die zu dem Zeitpunkt, zu dem sie den Bus benötigt, nicht der Bus-Master ist, muß den Bus zunächst anfordern, wodurch der erforderliche Buszugriff um mindestens einen Buszyklus verzögert wird.

In der Regel wird diejenige Einheit als Default-Master festgelegt, die den Bus am häufigsten benötigt; dann kann diejenige Einheit, die den Bus am häufigsten benötigt, im Durchschnitt am schnellsten auf diesen zugreifen. Ein derartiges
Bussystem arbeitet sehr effizient.

- Die Effizienz eines solchen Bussystems läßt sich mit relativ geringem Aufwand erheblich steigern, indem wie im vorliegend betrachteten Beispiel eine dynamische Veränderbarkeit der Default-Master-Einstellung vorgesehen wird.
- Die Vorteile, die sich durch eine dynamisch (während des Betriebes des Bussystems) veränderbare Default-Master-Einstellung gegenüber einer festen (während des Betriebes nicht veränderbaren) Default-Master-Einstellung erzielen lassen, werden nachfolgend anhand der Figur veranschaulicht.

30

Es sei zunächst angenommen, daß die Data Bridge 19 fest als Default-Master des dritten Busses 22 eingestellt ist. Dann kann die Data Bridge 19 in der Regel sofort auf den dritten Bus 22 zugreifen, wenn ein Datentransfer zwischen dem Core 11 und einer der am dritten Bus 22 angeschlossenen Einheiten

6

durchgeführt werden muß. Derartige Datentransfers können mithin äußerst schnell und effizient ausgeführt werden. Im Gegensatz hierzu ist die Versorgung des Core 11 mit im externen Speicher 2 gespeicherten Befehlsdaten relativ aufwendig. Damit dem Core 11 aus dem externen Speicher 2 angeforderte Befehlsdaten zugeführt werden können, muß die Instruction Bridge 18 Bus-Master werden. Weil üblicherweis@ der Default-Master, im betrachteten Beispiel also die Data Bridge 19 der Bus-Master ist, muß die Instruction Bridge 18 den Bus zunächst anfordern. Erst wenn die Instruction Bridge 18 selbst Bus-Master ist und so Zugriff auf den dritten Bus 22 erhalten hat, kann sie im externen Speicher 2 gespeicherte Befehlsdaten zum Core 11 transferieren. Die durchzuführende Anforderung des dritten Busses 22 verzögert den Befehlsdaten-Transfer um mindestens einen Buszyklus. In der Praxis können zum Holen der einen Befehl repräsentierenden Daten auch mehr als ein Befehlsdaten-Transfer erforderlich sein. Dann verzögert sich das Holen der den betreffenden Befehl repräsentierenden Daten noch mehr. Die Instruction Bridge 18 muß den dritten Bus 22 nämlich für jeden Befehlsdaten-Transfer erneut anfordern, denn sobald die Instruction Bridge 18 den dritten Bus 22 nicht mehr benötigt, also nach jedem einzelnen Befehlsdaten-Transfer, wird automatisch wieder der Default-Master, also die Data Bridge 19 der Bus-Master. Der Befehlsdaten-Transfer könnte beschleunigt werden, indem die Instruction Bridge 18 als Default-Master für den dritten Bus 22 festgelegt wird. Dann ließen sich allerdings die über die Data Bridge 19 auszuführenden Datentransfers nicht mehr so schnell und effizient ausführen.

30

10

15

20

25

Nachteile dieser Art lassen sich durch die Anwendung einer dynamisch veränderbaren Default-Master-Einstellung verhindern. Dann kann nämlich jeweils gerade diejenige Einheit als Default-Master festgelegt werden, die den dritten Bus besonders häufig oder besonders schnell benötigt.

7

Welche Einheit zu einem jeweiligen Zeitpunkt vorzugsweise als Default-Master festgelegt wird, hängt von dem das betrachtete Bussystem enthaltenden System ab.

5

Die Default-Master-Festlegung kann beispielsweise in Abhängigkeit von in der Vergangenheit erfolgten Benutzungen des Busses durch die daran angeschlossenen Einheiten erfolgen. Zum Beispiel in Abhängigkeit davon wann und/oder wie oft und/oder wie lange die einzelnen Einheiten den Bus benutzten.

Dabei könnte beispielsweise vorgesehen werden, daß jeweils diejenige Einheit als Default-Master festgelegt wird, die den Bus zuletzt benutzt hat.

15

10

Statt dessen könnte beispielsweise auch vorgesehen werden, daß jeweils diejenige Einheit als Default-Master festgelegt wird, die in einem vorbestimmten vorangehenden Zeitraum den Bus am häufigsten benötigte.

20

25

Es könnte auch jeweils diejenige Einheit als Default-Master festgelegt werden, von der zu erwarten ist, daß sie in der nächsten Zeit besonders häufig und/oder besonders schnell auf den Bus zugreifen müssen wird. Solche Vorhersagen lassen sich beispielsweise unter Verwendung von Analysen des tatsächlichen oder zu erwartenden Programmablaufs im Mikrocontroller 1 (oder einer sonstigen den Bus benötigenden programmgesteuerten Einheit oder Teileinheit) treffen.

Es dürfte einleuchten, daß die Festlegung des jeweiligen Default-Masters von beliebigen Kriterien und Parametern abhängig gemacht werden kann, wobei es auch zulässig ist, daß sich die Kriterien und die Parameter, in Abhängigkeit von welchen die Default-Master-Festlegung erfolgt, selbst ändern können.

8

Eine derartige Default-Master-Festlegung läßt sich auch bei Multiprozessorsystemen, genauer gesagt bei einem mehrere programmgesteuerte Einheiten verbindenden Bussystem anwenden.

5

Die beschriebene Default-Master-Festlegung läßt sich auch bei Bussystemen anwenden, die nicht Bestandteil von programm-gesteuerten Einheiten und/oder programmgesteuerte Einheiten enthaltenden Systemen sind.

10

Die dynamisch veränderbare Default-Master-Festlegung erweist sich in mehrfacher Hinsicht als vorteilhaft: einerseits läßt sich ein dazu ausgelegtes Bussystem unter allen Umständen optimal an die jeweiligen Verhältnisse anpassen, und andererseits seits steigt dadurch die Leistungsfähigkeit (Performance) des das betreffende Bussystem enthaltenden Systems.

9

### Patentansprüche

- 1. Multimaster-Bussystem mit einem Bus (22) und über den Bus verbindbaren Einheiten (14 bis 19), wobei eine der Einheiten als Default-Master festlegbar ist, dad urch gekennzeichnet, daß das Multimaster-Bussystem eine dynamisch veränderbare Default-Master-Festlegung gestattet.
- 2. Verfahren zum Betreiben eines Multimaster-Bussystems mit einem Bus (22) und über den Bus verbindbaren Einheiten (14 bis 19), wobei eine der Einheiten als Default-Master festlegbar ist, dadurch gekennzeichnet,

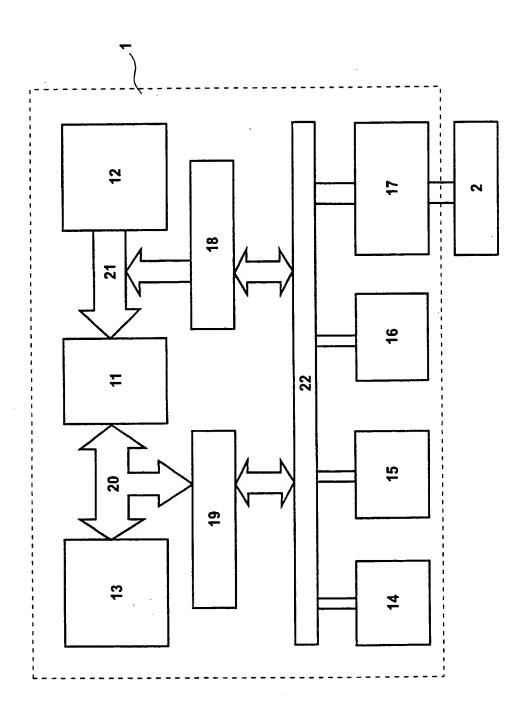
15 daß die Default-Master-Festlegung dynamisch verändert wird.

- Verfahren nach Anspruch 2,
   d a d u r c h g e k e n n z e i c h n e t,
   daß die Default-Master-Festlegung in Abhängigkeit von in der
   Vergangenheit erfolgten Benutzungen des Busses (22) durch die daran angeschlossenen Einheiten (14 bis 19) erfolgt.
  - 4. Verfahren nach Anspruch 3, dadurch gekennzeichnet,
- 25 daß die Default-Master-Festlegung in Abhängigkeit davon erfolgt, wann und/oder wie oft und/oder wie lange die einzelnen Einheit(en) (14 bis 19) den Bus (22) benutzten.
  - 5. Verfahren nach Anspruch 3 oder 4,
- 30 dadurch gekennzeichnet, daß diejenige Einheit (14 bis 19) als Default-Master festgelegt wird, die den Bus (22) zuletzt benutzt hat.
  - 6. Verfahren nach Anspruch 3 oder 4,
- 35 dadurch gekennzeichnet,

10

daß diejenige Einheit (14 bis 19) als Default-Master festgelegt wird, die den Bus (22) in einem vorbestimmten Zeitraum am häufigsten benötigte

- 5 7. Verfahren nach einem der Ansprüche 2 bis 6, dad urch gekennzeichnet, daß diejenige Einheit (14 bis 19) als Default-Master festgelegt wird, von der zu erwarten ist, daß sie besonders häufig und/oder besonders schnell auf den Bus (22) zugreifen müssen wird.
- 8. Verfahren nach Anspruch 7,
  d a d u r c h g e k e n n z e i c h n e t,
  daß die Default-Master-Festlegung in Abhängigkeit von einer
  15 Analyse des tatsächlichen oder des zu erwartenden Programmablaufs in einer die Buszugriffe benötigenden programmgesteuerten Einheit (1) erfolgt.
- 9. Verfahren nach einem der Ansprüche 2 bis 8,
  20 dadurch gekennzeichnet,
  daß die Kriterien und die Parameter, in Abhängigkeit von welchen die Default-Master-Festlegung erfolgt, variiert werden.



# INTERNATIONAL SEARCH REPORT

Interneti Application No PCT/DF 99/03843

			101/02 99/03643	
A. CLASS IPC 7	IFICATION OF SUBJECT MATTER G06F13/36			
According t	o International Patent Classification (IPC) or to both national classifi	cation and IPC		
	SEARCHED			
IPC 7	ocumentation searched (classification system followed by classifica G06F			
	tion searched other than minimum documentation to the extent that			
	lata base consulted during the international search (name of data b	ase and, where practical	, seerch terms used)	
C. DOCUM	ENTS CONSIDERED TO BE RELEVANT			
Category *	Citation of document, with indication, where appropriate, of the re	slevant passages	Relevant to claim it	No.
Х,Р	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 4, 30 April 1999 (1999-04-30) & JP 11 025035 A (OKI ELECTRIC ILTD), 29 January 1999 (1999-01-2 abstract	ND CO 9)	1-9	
X	US 5 572 686 A (NUNZIATA ET AL) 5 November 1996 (1996-11-05) column 2, line 35 - line 67 column 4, line 45 -column 7, line claims 16-18	e 30	1-9	
X	EP 0 497 054 A (SUN MICROSYSTEMS 5 August 1992 (1992-08-05) page 9, line 51 -page 11, line 1	INC.)	1,2,9	
Funt	ner documents are listed in the continuation of box C.	X Patent family r	members are listed in annex.	
"A" docume "E" earlier of filing d "L" docume which citatior "O" docume other n "P" docume later th	ent which may throw doubts on priority claim(s) or is cited to establish the publication date of another n or other spacial reason (as specified) and the first or oral disclosure, use, exhibition or	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  "X" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is taken alone  "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.  "&" document member of the same patent family  Date of mailing of the international search report		
1:	2 May 2000	18/05/20	000	
Name and n	nailing address of the ISA  European Patent Office, P.B. 5818 Patentlaan 2  NL - 2280 HV Rijswijk  Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  Fax: (+31-70) 340-3016	Authorized officer McDonagi	h, F	

Form PCT/ISA/210 (second sheet) (July 1992)

# INTERNATIONAL SEARCH REPORT

Information on patent family members

Internati Application No
PCT/DE 99/03843

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
JP 11025035	Α	29-01-1999	NONE	
US 5572686	Α	05-11-1996	NONE	
EP 497054	A	05-08-1992	US 5195089 A CA 2058581 A JP 6180682 A KR 9509578 B SG 43935 A US 5497480 A	01-07-1992 28-06-1994 24-08-1995 14-11-1997

Form PCT/ISA/210 (patent family annex) (July 1992)

## INTERNATIONALER RECHERCHENBERICHT

Internati se Aktenzeichen
PCT/DE 99/03843

a klassii IPK 7	fizierung des anmeldungsgegenstandes G06F13/36		
Nach der Int	ternationalen Patentidassifikation (IPK) oder nach der nationalen Klas	sifikation und der IPK	
	RCHIERTE GEBIETE		
Recherchier IPK 7	rter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbol G06F	le )	
Recherchier	rte aber nicht zum Mindestprüfstoff gehärende Veröffentlichungen, so	weit diese unter die rech	erchierten Gebiete fallen
Während de	ar internationalen Recherohe konsultierte elektronische Datenbank (Ni	ame der Datenbank und	evtl. verwendete Suchbegriffe)
C. ALS WE	SENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe	der in Betracht kommer	nden Teile Betr. Anspruch Nr.
Х,Р	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 4, 30. April 1999 (1999-04-30) & JP 11 025035 A (OKI ELECTRIC IN LTD), 29. Januar 1999 (1999-01-29 Zusammenfassung	D CO	1–9
X	US 5 572 686 A (NUNZIATA ET AL) 5. November 1996 (1996-11-05) Spalte 2, Zeile 35 - Zeile 67 Spalte 4, Zeile 45 -Spalte 7, Zei Ansprüche 16-18	le 30	1-9
X	EP 0 497 054 A (SUN MICROSYSTEMS 5. August 1992 (1992-08-05) Seite 9, Zeile 51 -Seite 11, Zeil	•	1,2,9
☐ Weit	tere Veröffentlichungen sind der Fortsetzung von Feld C zu	Y Siehe Anhang i	Patentfamilie
Besondern  'A' Veröffe aber n  'E' älteres Anmei  'L' Veröffe softer ander soil oc ausge 'O' Veröffe eine B 'P' Veröffe	nehmen  e Kategorien von angegebenen Veröffentlichungen :  intlichung, die den aligemeinen Stand der Technik definiert,  nicht als besonders bedeutsam anzusehen ist  Dokument, das jedoch erst am oder nach dem internationalen  idedatum veröffentlicht worden ist  intlichung, die geeignet ist, einen Prioritätsanspruch zweifeihaft er-  en zu lassen, oder durch die das Veröffentlichungsdatum einer  en im Recherchenbericht genannten Veröffentlichung belegt werden  der die aus einem anderen besonderen Grund angegeben ist (wie  sführt)  entlichung, die sich auf eine mündliche Offenbarung,  enutzung, eine Ausstellung oder andere Maßnahmen bezieht	"T" Spätere Veröffentlich oder dem Prioritätes Ammeldung nicht ko Erfindung zugrunde Theorie angegeben "X" Veröffentlichung von kann eilein aufgrungerinderlscher Tätigi "Y" Veröffentlichung von kann nicht als auf ei werden, wenn die V Veröffentlichungen diese Verbindung fü	ung, die nach dem internationalen Anmeldedatum istum veröffentlicht worden lat und mit der likidert, sondern nur zum Verständnis des der legenden Prinzips oder der ihr zugrundellegenden ist besonderer Bedeutung; die beanspruchte Erfindung i dieser Veröffentlichung nicht als neu oder auf reit berühand betrachtet werden.
	Abschlusses der Internationalen Recherche		Internationalen Recherchenberichts
	2. Mai 2000 Postanschrift der Internationalen Recherchenbehörde	18/05/20	<u> </u>
, value and	Europäisches Patentamt, P.B. 5818 Patentiaan 2 NL 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	McDonagi	

Formblatt PCT/ISA/210 (Blatt 2) (Juli 1992)

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur seiben Patentfamilie gehören

Internedio a Aktenzelohen
PCT/DE 99/03843

im Recherchenberio angeführtes Patentdokt		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung	
JP 11025035	Α	29-01-1999	KEIN	E		
US 5572686	Α	05-11-1996	KEIN	E		
EP 497054			US CA JP KR SG US	5195089 A 2058581 A 6180682 A 9509578 B 43935 A 5497480 A	16-03-1993 01-07-1992 28-06-1994 24-08-1995 14-11-1997 05-03-1996	

Formblatt PCT/ISA/210 (Anhang Patentlamilie)(Juli 1992)